



مدارهای ASIC/FPGA

ASIC/FPGA Circuits

مقطع درس: تحصیلات تکمیلی

شماره درس: ۱۱۱۱۱۷۶

تعداد واحد: ۳ (نظری)

پیش‌نیاز: -

هدف: فهم جامع روندهای طراحی و پیاده سازی دیجیتال شامل مسائل طراحی در سطح الگوریتم، بهینه سازی معماری، زبان های توصیف سخت افزار و مسائل طراحی سخت افزار در سطح سیستم و ترانزیستور در کاربرد های خاص سرفصل مطالب درس:

فناوری و طراحی مدارهای مجتمع دیجیتال و ویژه ASIC

راهنمای پیاده سازی: ابزارهای طراحی، فرم های کاملا ویژه و نیمه ویژه (Full custom , Semi-custom) پلتفرم های ویژه FPGA

طراحی: معیارهای تاثیر گذار در پیاده سازی سخت افزاری طراحی ها، مسائل مهم در زمانبندی

معماری های سطح VLSI برای پردازش سیگنال دیجیتال

مقدمه: الگوریتم های متداول، نمایش الگوریتم ها، نمایش های جریان سیگنال، جریان داده، گرافهای وابستگی، کران تکرار (Iteration Bound)

تکنیک های طراحی معماری های سطح VLSI: خط لوله، پردازش موازی، خط لوله و پردازش موازی در توان پایین، باززمانبندی (Retiming)، تازنی (Folding)، بازگشودنی (Unfolding)، کمینه کردن تعداد رجیسترها، معماری سیستمولیک

معماری های خط لوله همزمان و ناهمزمان: خط اوله همزمان و روش های ساعت زنی، خط لوله موجی، خط لوله ناهمزمان، پیاده سازی اجزاء محاسباتی

معماری های محاسباتی در سطح بیت: مدارها، سیستم نمایش اعداد و اثر آنها بر پیاده سازی، نمایش و محاسبات ممیز شناور، جمع کنندها، شیفته دهنده ها و مقایسه گرها، ضرب کننده های در سطح بیت و موازی اثرات محدودیت پهنای بیت در سیستم

تکنیک های تبدیل الگوریتم ممیز شناور به ممیز ثابت

طراحی فیلترهای دیجیتال خط لوله، موازی

منابع:

- [1] K. K. Parhi, VLSI Digital Signal Processing Systems: Design and Implementation, Wiley, 1999.
- [2] S. Y. Kung, VLSI Array Processors, Prentice Hall, 1988.
- [3] L. Wanhammer, DSP Integrated Circuits, Academic Press, 1999.
- [4] M.J.S. Smith, Application Specific Integrated Circuits, Addison Wesley, 1993.
- [5] H. Bhatnagar, Advanced ASIC Chip Synthesis Using Synopsys Design Compiler and Prime Time, Springer, 2013.